

(11)特許出願公開番号

特開平4-348517

(43)公開日 平成4年(1992)12月3日

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

大阪府門真市大字門真1048番地

大阪府門真市大字門真1048番地松下電工株式会社内

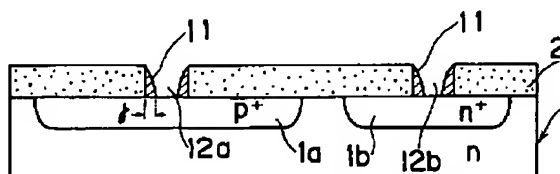
(74) 代理人 弁理士 松本 武彦

(54) 【発明の名称】 コンタクトホールの形成方法

(57) 【要約】

【目的】 電極が適切な状態で半導体基板表面にコンタクトするようになる適切なコンタクトホールを容易に設けられる方法を提供する。

【構成】 表面が絶縁膜 2 で覆われた半導体基板 1 の前記絶縁膜 2 に電極をコンタクトさせるためのホール 12 a、12 b を設けるにあたり、前記絶縁膜 2 に前記ホール貫通孔を形成しておいて、この貫通孔の側壁に表面側から底に到る間に徐々に径が小さくなる多結晶半導体からなるサイドウォール 11 を形成するようにすることを特徴とするコンタクトホールの形成方法。



【特許請求の範囲】

【請求項1】 表面が絶縁膜で覆われた半導体基板の前記絶縁膜に電極をコンタクトさせるためのホールを設ける方法において、前記絶縁膜に前記ホール用貫通孔を形成しておいて、この貫通孔の側壁に表面側から底に到る間に徐々に径が小さくなる多結晶半導体からなるサイドウォールを形成するようにすることを特徴とするコンタクトホールの形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体基板の表面の絶縁膜に電極コンタクト用のホールを設けるコンタクトホールの形成方法に関する。

【0002】

【従来の技術】半導体装置の製造の場合、半導体基板の表面に電極用金属薄膜をコンタクトさせるためのホールを設けるコンタクトホールの形成工程は重要な工程のひとつである。従来のコンタクトホールの形成方法を、図面を参照しながら具体的に説明する。

【0003】この場合、図8に示す半導体基板51の表面側部分にある第1導電型（例えばn型）領域51aと第2導電型（例えば、p型）領域51bのそれぞれにコンタクトするためのホールを絶縁膜52に設けるのであるが、まず、絶縁膜52の上に、図8にみるように、電極をコンタクトさせる位置に貫通孔53a、53bのあるパターンでフォトリソ膜53を形成する。コンタクトをとる部分はレジスト膜が抜けているのである。

【0004】ついで、図9にみるように、フォトリソ膜53をマスクとして反応性イオンエッチングを行って絶縁膜52の一部を選択的に除去し、コンタクトホール55a、55bを設ける。コンタクトホール完成後、フォトリソ膜53を除去し、図10にみるように、アルミニウム等の金属膜57を、スパッタリング法等で蒸着堆積させ、ついで、マスク用フォトリソ膜（図示省略）を設けてエッチング処理しパターン化した後、フォトリソ膜を除去すれば、図11にみるように、所定パターンの電極59a、59bが完成する。電極59aはコンタクトホール55aを介して第1導電型領域51aにコンタクトし、電極59bはコンタクトホール55bを介して第2導電型領域51bにコンタクトしている。

【0005】

【発明が解決しようとする課題】しかしながら、上述した従来のコンタクトホールの形成方法を用いた場合、電極59a、59bの信頼性が低いという問題がある。これは、図12にみるように、電極配線用の金属膜57は、コンタクトホール55aの平らな底では十分な厚みがあるが、側壁では厚みが薄く、この厚みの薄い部分では電流密度が増大し、エレクトロマイグレーションを生じる他、最悪の場合には断線に到るからである。この問

題はコンタクトホール55aの径 L_2 が絶縁膜52の膜厚 L_1 と同程度以下となる場合に顕著である。というのは、コンタクトホール55aの径 L_2 が絶縁膜の膜厚 L_1 と同程度以下の場合、コンタクトホールの側壁の金属膜厚 L_3 が絶縁膜52上の金属膜厚 L_4 に比べて著しく薄くなり、最小金属膜厚みが非常に小さくなって、電流密度増が極めて大きくなってしまいうからである。

【0006】この発明は、上記事情に鑑み、電極が適切な状態で半導体基板表面にコンタクトするようになる適切なコンタクトホールを容易に設けられる方法を提供することを課題とする。

【0007】

【課題を解決するための手段】前記課題を解決するため、この発明のコンタクトホールの形成方法では、表面が絶縁膜で覆われた半導体基板の前記絶縁膜に電極をコンタクトさせるためのホールを設けるにあたり、前記絶縁膜に前記ホール用貫通孔を形成しておいて、この貫通孔の側壁に表面側から底に到る間に徐々に径が小さくなる多結晶半導体からなるサイドウォールを形成するようにしている。

【0008】この発明のコンタクトホールの形成方法の場合、絶縁膜のホール用貫通孔内に多結晶半導体からなるサイドウォールを形成するが、このサイドウォール用の多結晶半導体としては、ポリシリコン（多結晶シリコン）、特にドーパドポリシリコンが例示される。より具体的には、リン（P）ドーパドポリシリコンが挙げられるが、これに限らないことは言うまでもない。

【0009】サイドウォールの形成にあたっては、例えば、図4にみるように、半導体基板1表面のホール用貫通孔2a、2b付き絶縁膜2の上に、ドーパドポリシリコン膜7を堆積形成しておいてから、ドーパドポリシリコン膜7をエッチバックする。そうすると、図5にみるように、貫通孔2a、2bの側壁に表面側から底に到る間に徐々に径が小さくなってゆく導電性サイドウォール11が出来てコンタクトホール12a、12bが完成する。この時、ドーパドポリシリコン膜厚 β は絶縁膜2の貫通孔2a、2bの径のうち最小径 α の半分より小さくする（ $\beta < \alpha/2$ ）ことが非常に好ましい。普通、サイドウォール11の幅 γ はドーパドポリシリコン膜厚 β よりも少し小さくなる。サイドウォール11の幅 γ が最適幅となるように、 $\beta < \alpha/2$ なる関係を考慮し、ドーパドポリシリコン膜厚 β を選定するようにする。

【0010】

【作用】この発明の方法で形成したコンタクトホールは、電極が適切な状態で半導体基板表面にコンタクトする適切なホールである。コンタクト用ホールの側壁には表面側から底に到る間に徐々に径が小さくなる順方向のテーパ（適切なテーパ）がついており、金属粒子がホール内に侵入し易くホール内でも金属膜の厚みの比較的薄

くなる部分において十分な厚みが確保され、その結果、ホールの金属膜部分での局部的電流集中が緩和され、通電時のエレクトロマイグレーションや断線が抑えられるからである。

【0011】また、サイドウォール部分のある分だけ電極用金属膜と半導体基板表面の接触面積が少なくなるが、側壁部分を構成する多結晶シリコンは導電性があるため、実効的コンタクトサイズの減少が殆どなく、コンタクト抵抗の増加を阻止できる。電極全体が多結晶半導体である場合に比ればコンタクト抵抗は 10 に小さい。従来の工程に加え、多結晶半導体膜の堆積とエッチングが加わるだけだから実施も容易である。

【0012】

【実施例】以下、この発明の実施例を図面を参照しながら詳しく説明する。図1～7は、pn接合ダイオードが形成された半導体基板のコンタクトホール形成および電極形成を工程順にあらわす。図1みるように、n型半導体基板1の表面にはシリコン酸化膜の絶縁膜2が形成され、基板表面側部分にp⁺領域（p型不純物高濃度領域）1aとn⁺領域（n型不純物高濃度領域）1bが形成されている。そして、図2にみるように、絶縁膜2の上に、まず、電極をコンタクトさせる位置に貫通孔3a、3bのあるパターンでフォトリソ膜3を形成する。

【0013】ついで、図3にみるように、フォトリソ膜3をマスクとして反応性イオンエッチングを行って絶縁膜2の一部を選択的に除去し、コンタクトホール用貫通孔2a、2bを形成する。貫通孔2a、2bの形成に続いて、図4にみるように、CVD法によりリンドープポリシリコン膜7を絶縁膜2の上に堆積形成しておいてから、リンドープポリシリコン膜7をエッチバックする。そうすると、図5にみるように、貫通孔2a、2bの側壁に表面側から底に到る間に徐々に径が小さくなってゆくサイドウォール11が出来て、側壁に適切なテーパの付いたコンタクト用ホール12a、12bが完成する。

【0014】続いて、コンタクト用ホールの底に出来た自然酸化膜をフッ酸系のエッチング液を使った湿式エッチングで除去してから、図6にみるように、アルミニウム等の金属膜15を、スパッタリング法等で蒸着堆積させ、ついで、マスク用フォトリソ膜（図示省略）を設けて反応性イオンエッチングを用いパターン化した後、マスク用フォトリソ膜を除去すれば、図7にみるように、所定パターンのアルミ電極21a、21bが完成する。電極21aはコンタクトホール12aを介してp⁺領域1aにコンタクトし、電極21bはコンタクトホール12bを介してn⁺領域1bにコンタクトしており、いずれも十分なオーミックコンタクトが達成されている。

【0015】この発明は、上記実施例に限らない。例えば、図1～7において、p→nかつn→pと導電型が逆転しているものが他の実施例として挙げられる。

【0016】

【発明の効果】この発明の方法で形成されたコンタクトホールは、導電性サイドウォールで側壁に適切な順方向のテーパが付いており、電極用金属膜のホール内部分も十分な厚みが確実に確保され、通電時のエレクトロマイグレーションや断線が効果的に防止できる適切なコンタクトが確実にとれるようになるため、この発明のコンタクトホールの形成方法は非常に有用である。

【図面の簡単な説明】

【図1】この発明の一例でコンタクトホールを形成する半導体基板をあらわす断面図である。

【図2】この発明の一例でコンタクトホールを形成する途中の半導体基板をあらわす断面図である。

【図3】この発明の一例でコンタクトホールを形成する途中の半導体基板をあらわす断面図である。

【図4】この発明の一例でコンタクトホールを形成する途中の半導体基板をあらわす断面図である。

【図5】この発明の一例でコンタクトホールを形成した半導体基板をあらわす断面図である。

【図6】この発明の一例でコンタクトホールを介してコンタクトする電極を形成する途中の半導体基板をあらわす断面図である。

【図7】この発明の一例でコンタクトホールを介してコンタクトする電極を形成した半導体基板をあらわす断面図である。

【図8】従来の方法でコンタクトホールを形成する途中の半導体基板をあらわす断面図である。

【図9】従来の方法でコンタクトホールを形成した半導体基板をあらわす断面図である。

【図10】従来の方法で形成したコンタクトホールを介してコンタクトする電極を形成する途中の半導体基板をあらわす断面図である。

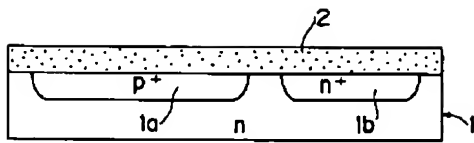
【図11】従来の方法で形成したコンタクトホールを介してコンタクトする電極を形成した半導体基板をあらわす断面図である。

【図12】図10の一部を拡大してあらわす部分断面図である。

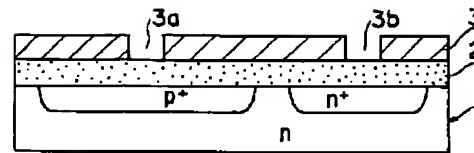
【符号の説明】

- 1 半導体基板
- 2 絶縁膜
- 3 フォトリソ膜
- 3a 貫通孔
- 3b 貫通孔
- 11 サイドウォール
- 12a コンタクトホール
- 12b コンタクトホール

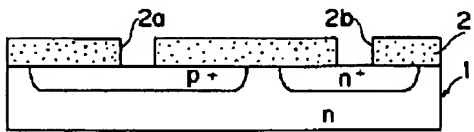
【図1】



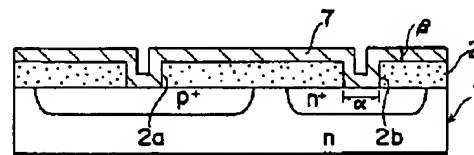
【図2】



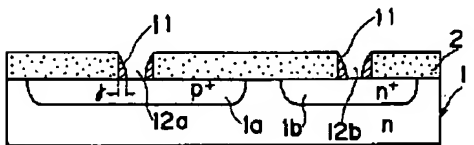
【図3】



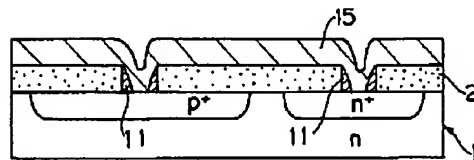
【図4】



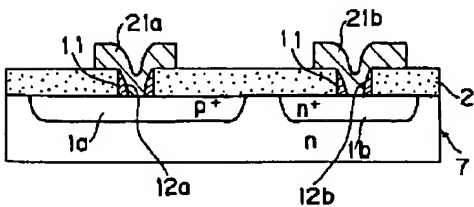
【図5】



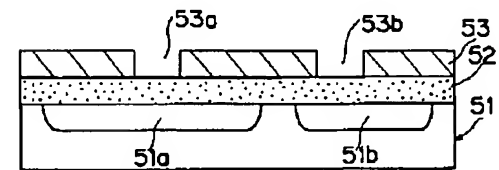
【図6】



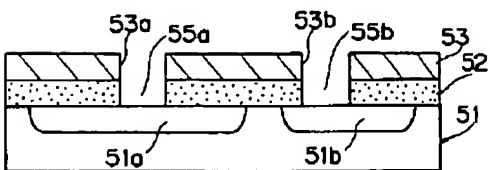
【図7】



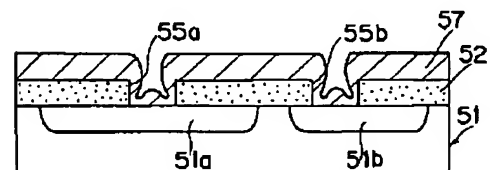
【図8】



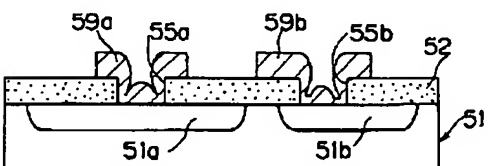
【図9】



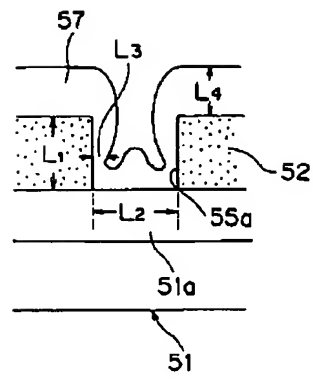
【図10】



【図11】



【図12】



DERWENT-ACC-NO: 1993-021982

DERWENT-WEEK: 199303

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Contact hole with
polycrystalline semiconductor
sidewalls - with hole
narrowing gradually towards base of
hole in insulation NoAbstract

PATENT-ASSIGNEE: MATSUSHITA ELECTRIC WORKS
LTD [MATW]

PRIORITY-DATA: 1991JP-0121170 (May 27, 1991)

PATENT-FAMILY:

PUB-NO	PAGES	PUB-DATE
LANGUAGE		MAIN-IPC
JP 04348517 A		December 3, 1992
N/A	005	H01L 021/28

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-
NO	APPL-DATE	
JP 04348517A	N/A	
1991JP-0121170	May 27, 1991	

INT-CL (IPC): H01L021/28

ABSTRACTED-PUB-NO: JP 04348517A

EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.1/12

TITLE-TERMS: CONTACT HOLE POLYCRYSTALLINE
SEMICONDUCTOR SIDEWALL HOLE NARROW
GRADUAL BASE HOLE INSULATE NOABSTRACT

DERWENT-CLASS: L03 U11

CPI-CODES: L04-C13A;

EPI-CODES: U11-C05D4; U11-C05E;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1993-009921

Non-CPI Secondary Accession Numbers: N1993-016885